

<b>Principali informazioni sull'insegnamento</b>	<b>A.A. 2018-19</b>
Titolo insegnamento	Architettura degli Elaboratori e Sistemi Operativi (Corso A)
Corso di studio	Informatica e Tecnologie per la Produzione del SW
Crediti formativi	9
Denominazione inglese	Computer Architecture and Operating Systems
Obbligo di frequenza	No
Lingua di erogazione	Italiano

<b>Docente responsabile</b>	Nome Cognome	Indirizzo Mail
	Anna Maria Fanelli	annamaria.fanelli@uniba.it
Luogo ed Orario di Ricevimento	Dip. Informatica 6° Piano	Lunedì dalle 15:30 alle 17:30

<b>Dettaglio crediti formativi</b>	Ambito disciplinare	SSD	Crediti
	Informatico	INF/01 - Informatica	9

<b>Modalità di erogazione</b>	
Periodo di erogazione	Primo Semestre
Anno di corso	Primo Anno
Modalità di erogazione	Lezioni frontali Esercitazioni in aula

<b>Organizzazione della didattica</b>	
Ore totali	225
Ore di corso	86 (56 lezioni frontali e 30 esercitazioni/laboratorio)
Ore di studio individuale	139 (119 lezioni frontali e 20 esercitazioni/laboratorio)

<b>Calendario</b>	
Inizio attività didattiche	25 settembre 2017
Fine attività didattiche	11 gennaio 2018

<b>Syllabus</b>	
Prerequisiti	Non sono richiesti prerequisiti particolari.
Risultati di apprendimento previsti (declinare rispetto ai Descrittori di Dublino) (si raccomanda che siano coerenti con i risultati di apprendimento del CdS, riportati nei quadri A4a, A4b e A4c della SUA, compreso i risultati di apprendimento trasversali)	<ul style="list-style-type: none"> <li>• <i>Conoscenza e capacità di comprensione</i> Lo studente dovrà acquisire le conoscenze relative ai principi fondamentali dell'elaborazione automatica dell'informazione, dovrà essere in grado di comprendere le funzioni e la struttura le componenti di un elaboratore sia dal punto di vista funzionale che dal punto di vista strutturale e tecnologico, dovrà conoscere le principali funzioni di un sistema operativo</li> <li>• <i>Conoscenza e capacità di comprensione applicate</i> Lo studente dovrà acquisire le competenze necessarie per lo sviluppo di programmi scritti in linguaggio Assembly.</li> <li>• <i>Autonomia di giudizio</i></li> </ul>

	<p>Lo studente dovrà dimostrare di aver acquisito autonomia di giudizio riguardo le potenzialità e le problematiche relative ai moderni sistemi di elaborazione.</p> <ul style="list-style-type: none"> <li>• <i>Abilità comunicative</i></li> </ul> <p>Lo studente sarà in grado di illustrare in modo appropriato i principi e le tecniche di base utilizzate nei sistemi di elaborazione e le modalità di esecuzione dei programmi.</p> <ul style="list-style-type: none"> <li>• <i>Capacità di apprendere</i></li> </ul> <p>Lo studente dovrà mostrare di aver sviluppato capacità di formalizzazione e problem solving.</p>
<p>Contenuti di insegnamento</p>	<p>1. Fondamenti</p> <p>1.1 Visione ad alto livello della struttura di un elaboratore Elaborazione automatica dell'informazione. Rappresentazione digitale. Le strutture di informazione. Struttura a livelli di un sistema di elaborazione. Livelli di macchine e linguaggi. Modello della macchina di Von Neumann. Evoluzione degli elaboratori.</p> <p>1.2 Componenti di un elaboratore Il processore. Gerarchia di memorie. I Registri. La Memoria centrale. La Memoria cache. Le memorie ROM. Le memorie di massa: dischi magnetici e dischi ottici. Componenti per il trasferimento di informazioni: bus e dispositivi di I/O. Temporizzazione e arbitraggio del bus.</p> <p>1.3 Aritmetica dell'elaboratore Sistemi di numerazione posizionali: sistema di numerazione binario, ottale e esadecimale. Rappresentazione binaria dei numeri naturali. Rappresentazione binaria dei numeri relativi. Operazioni in binario con numeri naturali e numeri relativi. Rappresentazione binaria dei numeri reali: la rappresentazione a virgola mobile. Codici binari: codici di caratteri; codici a rilevazione di errore; codici a correzione di errore. Esempi ed esercizi.</p> <p>2. Architettura dell'elaboratore</p> <p>2.1 Livello logico digitale Operatori logici di base. Porte logiche di base. Funzioni logiche e forma canonica disgiuntiva. Circuiti logici di tipo combinatorio. Circuiti logici di tipo sequenziale.</p> <p>2.2 Livello di microarchitettura Struttura del processore. Unità di calcolo. Unità di controllo e Ciclo di Istruzione. Unità di controllo cablata e unità di controllo microprogrammata. Gestione delle interruzioni. Gestione dei dispositivi di I/O: indirizzamento dei dispositivi di I/O, I/O programmato, I/O guidato da interrupt, DMA.</p> <p>2.3 Livello ISA (Instruction Set Architecture) Caratteristiche delle istruzioni in linguaggio macchina. Tipi di istruzioni. Formato delle istruzioni. Modalità di indirizzamento.</p> <p>2.4 Livello di linguaggio assembly Processo di assemblaggio. Processo di linking e loading.</p> <p>2.5 Architetture avanzate Architetture RISC e CISC. Classificazione di Flynn. Sistemi a singolo processore. Parallelismo a livello di istruzione: il pipelining. Architetture superscalari. Parallelismo a livello di</p>

	<p>processore: sistemi a multiprocessori, sistemi a multielaboratori. Architetture multi-core.</p> <p>3. Sistema Operativo</p> <p>3.1 Struttura di un sistema operativo Il sistema operativo come interfaccia e gestore delle risorse di un sistema di elaborazione. Funzioni di un sistema operativo. Nucleo e chiamate di sistema.</p> <p>3.2 Gestione dei processi Definizione di processo. Stati di un processo. Transizione tra gli stati. Schedulazione, creazione e distruzione di processi. Algoritmi di schedulazione.</p> <p>3.3 Gestione della memoria Multiprogrammazione. Memoria virtuale. Partizionamento statico e dinamico. Paginazione e segmentazione.</p> <p>3.4 Gestione dei file. Il File System. Organizzazione gerarchica del file system. File e directory.</p> <p>Contenuti di laboratorio L'ISA della famiglia INTEL 80x. Linguaggio Assembly del processore Intel 8086.</p>
--	---

<b>Programma</b>	
Testi di riferimento	<ol style="list-style-type: none"> <li>1. William Stallings, "Architettura ed organizzazione dei calcolatori", 6° Edizione (o successive), Pearson Education Italia, 2004, ISBN: 9788871922010.</li> <li>2. Andrew S. Tanenbaum, "Architettura dei calcolatori: Un approccio strutturale", 5° Edizione (o successive), Pearson Education Italia, 2006, ISBN: 9788871922713.</li> <li>3. M. Grosso, P. Prinetto, M. Rebaudengo, M. Sonza Reorda, La programmazione in Assembler x86, 2015. ebook (PDF) acquistabile su GooglePlay.</li> </ol>
Note ai testi di riferimento	I libri di testo sono integrati con slide e dispense del docente disponibili sul sito web del corso.
Metodi didattici	Lezioni frontali supportate da presentazioni PPT ed esercitazioni guidate sul linguaggio binario e sul linguaggio Assembly.
Metodi di valutazione (indicare almeno la tipologia scritto, orale, altro)	Prova scritta e orale.
Criteri di valutazione (per ogni risultato di apprendimento atteso su indicato, descrivere cosa ci si aspetta lo studente conosca o sia in grado di fare e a quale livello al fine di dimostrare che un risultato di apprendimento è stato raggiunto e a quale livello)	In considerazione della natura teorico-pratica del corso, saranno valutati i risultati di apprendimento previsti già in itinere. La prova scritta e la prova orale sono valutate in trentesimi.
Altro	

